

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-303245
(43)Date of publication of application : 13.11.1998

(51)Int.Cl. H01L 21/60
H01L 21/321
H05K 3/34

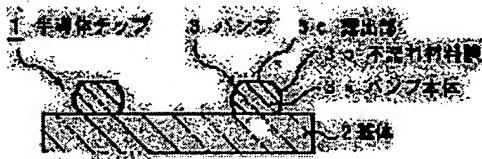
(21)Application number : 09-110674 (71)Applicant : OKI ELECTRIC IND CO LTD
(22)Date of filing : 28.04.1997 (72)Inventor : SAKURAI MASAYA

(54) SEMICONDUCTOR CHIP, MANUFACTURE OF SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To set a mounting height to be high and to prolong the fatigue life of a solder bump.

SOLUTION: A bump 3 is provided on the surface of a substrate 2 where a semiconductor chip 1 is formed and a semiconductor chip 1 is connected with a solder part formed on the surface of the mounted substrate through the bump 3. The bump 3 is constituted of a bump body 3a which is formed on the surface of the substrate 2 and is constituted of solder having a melting point higher than that of the solder part, a non-wetting material film 3b which is formed in a state where the surface of the bump body 3a is covered, which has the melting point higher than that of the solder of the solder part, and which is constituted of a material where solder is not wet in a state where the solder of the solder part is melted and an exposure part 3c formed in a state where the bump body 3a is exposed to outside on a joint side with the solder part.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-303245

(43)公開日 平成10年(1998)11月13日

(51) Int.Cl.⁸
H01L 21/60
21/321
H05K 3/34

識別記号
311
501

F I
H01L 21/60 311 Q
H05K 3/34 501 D
H01L 21/92 602 E
604 D
604 R

審査請求 未請求 請求項の数 6 OL (全 12 頁)

(21) 出願番号 特願平9-110674

(22) 出願日 平成9年(1997)4月28日

(71) 出願人 00000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 櫻井 雅也

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

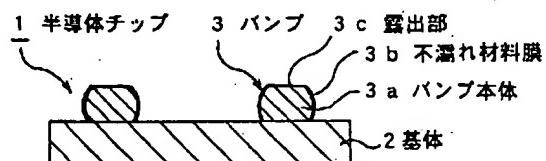
(74) 代理人 弁理士 船橋 國則

(54) 【発明の名称】 半導体チップ、半導体装置の製造方法および半導体装置

(57) 【要約】

【課題】 実装高さを高くし、これにより半田バンプの疲労寿命を長くする。

【解決手段】 半導体素子が形成された基体2の表面にバンプ3が設けられており、実装基板の表面に形成された半田部と上記バンプ3を介して接合される半導体チップ1であって、バンプ3が、基体2の表面に形成されているとともに、上記半田部の半田の融点よりも高い融点を有する半田からなるバンプ本体3aと、バンプ本体3aの表面を覆った状態で形成されているとともに、半田部の半田の融点よりも高い融点を有しかつ半田部の半田が溶融している状態にてこの半田が濡れない材料からなる不濡れ材料膜3bと、半田部との接合側にバンプ本体3aを外部に露出させた状態で形成された露出部3cとから構成されるものである。



第1実施形態の半導体チップの側断面図

【特許請求の範囲】

【請求項1】 半導体素子が形成された基体の表面にバンプが設けられており、実装基板の表面に形成された半田部と前記バンプを介して接合される半導体チップにおいて、

前記バンプは、前記基体の表面に形成されているとともに、前記半田部の半田の融点よりも高い融点を有する半田からなるバンプ本体と、

前記バンプ本体の表面を覆った状態で形成されているとともに、前記半田部の半田の融点よりも高い融点を有しつつ該半田部の半田が溶融している状態にてこの半田が

濡れない材料からなる不濡れ材料膜と、
前記半田部との接合側に前記バンプ本体を外部に露出させた状態で形成された露出部とから構成されることを特徴とする半導体チップ。

【請求項2】 前記バンプ本体は、少なくとも鉛を含む半田からなり、

前記不濡れ材料膜は、前記鉛の硫化物または硫酸化合物からなることを特徴とする請求項1記載の半導体チップ。

【請求項3】 前記不濡れ材料膜は、前記半田部の半田の融点よりも高い融点を有する樹脂からなることを特徴とする請求項1記載の半導体チップ。

【請求項4】 前記不濡れ材料膜は、メッキ方法により形成された電着レジスト膜からなることを特徴とする請求項1記載の半導体チップ。

【請求項5】 半導体素子を形成した基体の表面にバンプを設けた半導体チップを用い、表面に半田部を形成した実装基板の該半田部と前記バンプとの接合により前記半導体チップを前記実装基板に実装する半導体装置の製造方法であって、

予め、前記基体の表面に前記半田部の半田よりも融点の高い半田からなるバンプ本体を形成し、前記半田部の半田の融点よりも高い融点を有しつつ該半田部の半田が溶融している状態にてこの半田が濡れない材料で前記バンプの表面を覆い、前記半田部との接合側に前記バンプ本体を外部に露出させた状態で露出部を形成して前記バンプを前記基体の表面に形成し、

次いで前記露出部を前記実装基板の半田部側に向けかつ該露出部を前記半田部に当接させ、

前記半田部の半田の融点より高い温度でかつ前記バンプの半田の融点よりも低い温度にて前記半田部の半田を溶融させて前記半田部と前記バンプとを接合することにより前記半導体チップを前記実装基板に実装することを特徴とする半導体装置の製造方法。

【請求項6】 表面に半田部が形成された実装基板と、半導体素子が形成された基体の表面にバンプが設けられた半導体チップとを備え、

前記バンプが、前記基体の表面に形成されているとともに、前記半田部の半田よりも融点の高い半田からなるバ

10

20

30

40

50

ンプ本体と、該バンプ本体の表面を覆った状態で形成されているとともに前記半田部の半田の融点よりも高い融点を有しつつ該半田部の半田が溶融している状態にてこの半田が濡れない材料からなる不濡れ材料膜と、前記半田部との接合側に前記バンプ本体を外部に露出させた状態で形成された露出部とからなり、

前記バンプの露出部と前記半田部とが接合されて前記半導体チップが前記実装基板に実装されてなることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体チップと該半導体チップを用いた半導体装置の製造方法と半導体装置とに関し、詳細には基体の回路形成面にバンプが形成されているフリップチップからなるLSIチップ等の半導体チップ、この半導体チップを用いた半導体装置の製造方法および半導体装置に関する。

【0002】

【従来の技術】 フリップチップからなる半導体チップの実装基板上への一般的な実装方法としては、例えばUnited States Patent No.5,147,084 (Sep.15.1992)、特開昭63-152136号公報、特開昭64-28931号公報等に開示されている図11に示す方法が知られている。

【0003】 すなわち、まず図11(a)に示すように、予め半導体素子が形成された基体52の表面に鉛(Pb)とスズ(Sn)とからなる半田バンプ53を形成して半導体チップ51を得るとともに、実装基板54のパッド上に同じくPbとSnとからなる半田部55を形成しておく。上記半田バンプ53はPbとSnとの組成比が例えばPb : Sn = 95 : 5、上記半田部55はPbとSnとの組成比が例えばPb : Sn = 63 : 37であり、半田バンプ53の融点が半田部55の融点よりも高いものとなっている。

【0004】 次いで、実装基板54上の半田部55側に半田バンプ53を向けかつ半田部55と半田バンプ53とを位置合わせした状態で実装基板54上に半導体チップ51を配置する。そして図11(b)に示すように、半田部55が溶融しつつ半田バンプ53が溶融しないような温度に加熱して半田部55の半田のみを溶融させ、半田バンプ53と半田部55とを接合する。このことにより、実装基板54上に半導体チップ51が実装された半導体装置56が得られる。

【0005】 上記半田バンプ53と半田部55との接合に際して、半田バンプ53は溶融しないため初期の形状を保つ。一方、実装基板54の半田部55の半田は半田バンプ53と同じSnとPbとからなるため、溶融させた状態にて半田バンプ53に対して良好に濡れ、図11(b)に示すように半田バンプ53の表面全体を覆うよう拡がる。よって、半導体チップ51を実装基板54

3

に実装した後の半導体チップ51の基体52から実装基板54までの距離（以下、この明細書中ではこれを実装高さと記す） h_4 は、半導体チップ51を実装基板54に実装する前の半田バンプ53の高さ（以下、この明細書中ではこれをバンプ高さと記す） h_1 とほぼ同一になる。

【0006】

【発明が解決しようとする課題】ところで、上記したバンプ接合により実装基板上に半導体チップを実装した半導体装置では、半導体チップの基体と実装基板との線膨張係数に差があることから、半導体素子の動作／休止による温度サイクルにより接合部に繰り返し歪みが発生する。したがって半田バンプが金属疲労を起こしやすく、疲労寿命が短いという難点がある。半田バンプが金属疲労を起こすと、クラック等の破壊を生じて接合部の電気的信頼性が低下してしまうのである。

【0007】半田バンプの疲労寿命を長くするには、下記の（1）、（2）式から知見されるように半導体装置における実装高さをより高くすることが有効である。

【数1】

$$N_f = C \cdot f^n \cdot (\Delta \varepsilon_p)^m \cdot \exp(E / K \cdot T_{max}) \quad \dots (1)$$

$$\Delta \varepsilon_p = \Delta \alpha \cdot L \cdot \Delta T \cdot H^{-1} \quad \dots (2)$$

N_f : 疲労寿命

C, n, m : 材料定数

f : 温度サイクルの周波数

$\Delta \varepsilon_p$: 最大剪断塑性歪振幅

E : 半田バンプ材料の活性化エネルギー

K : ボルツマン定数

T_{max} : 使用最高温度

L : 基体中心から最も離れた半田バンプまでの距離

$\Delta \alpha$: 半導体チップの基体と実装基板との線膨張係数の差

ΔT : 温度サイクルの温度差

H : 実装高さ

【0008】（1）式はCoffin-Mansonの寿命式と呼ばれ、一般的に半田バンプの歪み量と疲労寿命との関係を表したものである。この式によれば、疲労寿命 N_f は歪み量 $\Delta \varepsilon_p$ の一 $-m$ 乗に比例していることから、歪み量 $\Delta \varepsilon_p$ が少ないほど疲労寿命 N_f が長くなることが判る。

【0009】また（2）式は歪み量と半導体装置の各パラメータとの関係を材料力学の観点から表したものである。この（2）式によれば、歪み量 $\Delta \varepsilon_p$ は半導体チップの基体中心から最も離れた箇所の半田バンプまでの距離Lに比例し、また実装高さHの一 -1 乗に比例する。よって、実装高さHを高くすると歪み量 $\Delta \varepsilon_p$ の値が小さくなり、ひいては疲労寿命 N_f が長くなる。以上のこと

4

から、半導体装置における半田バンプの疲労寿命をより長くするには、実装高さをより高くすることが有効であることが知見される。

【0010】しかしながら、前述したように従来技術では、実装基板の半田部を溶融させて半田バンプを接合しているため、半田バンプの高さ以上の実装高さを得ることができず、よって製造された半導体装置の半田バンプの疲労寿命が短いものとなっている。したがって、実装高さを高くすることができ、これにより半田バンプの疲労寿命を長くできる技術の確立が求められている。

【0011】

【課題を解決するための手段】そこで、上記課題を解決するためにこの発明に係る半導体チップは、半導体素子が形成された基体の表面に設けられたバンプが、この基体の表面に形成されているとともに、実装基板の表面に形成された半田部の半田の融点よりも高い融点を有する半田からなるバンプ本体と、バンプ本体の表面を覆った状態で形成されているとともに、半田部の半田の融点よりも高い融点を有しあつ半田部の半田が溶融している状態にてこの半田が濡れない材料からなる不濡れ材料膜と、半田部との接合側にバンプ本体を外部に露出させた状態で形成された露出部とから構成されたものとなっている。

【0012】またこの発明に係る半導体装置の製造方法は、半導体素子を形成した基体の表面にバンプを設けた半導体チップを用い、表面に半田部を形成した実装基板の該半田部と上記バンプとの接合により半導体チップを実装基板に実装する方法であって、予め、基体の表面に半田部の半田よりも融点の高い半田からなるバンプ本体を形成し、半田部の半田の融点よりも高い融点を有しあつこの半田部の半田が溶融している状態にてこの半田が濡れない材料でバンプの表面を覆い、半田部との接合側にバンプ本体を外部に露出させた状態で露出部を形成してバンプを基体の表面に形成する。次いで露出部を実装基板の半田部側に向けかつ露出部を半田部に当接させ、続いて半田部の半田の融点よりも高い温度でかつバンプの半田の融点よりも低い温度にて半田部の半田を溶融させて半田部とバンプとを接合することにより半導体チップを実装基板に実装する。

【0013】この発明に係る半導体装置は、表面に半田部が形成されている実装基板と、上記発明の半導体チップとを備え、半導体チップの露出部が実装基板の半田部に接合されて半導体チップが実装基板に実装されて構成されたものである。

【0014】この発明に係る半導体チップでは、露出部を除くバンプの表面が不濡れ材料膜で覆われており、露出部においてバンプ本体を構成する半田が露出している。またバンプ本体の半田は半田部の半田の融点よりも高い融点を有している。このため、実装基板の表面の半田部にバンプの露出部を当接させた状態で実装基板上に

50

半導体チップを配置し、半田部の半田の融点より高くかつパンプ本体の半田の融点よりも低い温度にて加熱処理すると、半田部の半田のみが溶融してパンプの形状が保たれる。そして、溶融した半田が露出部の半田に漏れて接合される一方、この溶融した半田が不濡れ材料膜に漏れず、パンプの表面全体に漏れ拡がることが防止される。

【0015】またこの発明に係る半導体装置の製造方法では、半導体チップのパンプ本体の表面を実装基板の半田部の半田が漏れない材料で覆い、さらに露出部を形成した後、実装基板の半田部の半田の融点より高くかつパンプ本体の半田の融点よりも低い温度にて半田部の半田を溶融するので、パンプの形状が保たれつつ半田部と露出部とが接合され、しかも溶融した半田が露出部以外のパンプの表面に漏れ拡がるのが防止される。

【0016】またこの発明に係る半導体装置は、上記発明の半導体チップを用いかつ上記発明の半導体装置の製造方法を用いて製造されるものであることから、実装基板の半田部の半田が半導体チップの露出部以外のパンプの表面に漏れ拡がらずに半田部とパンプとが接合されたものとなる。

【0017】

【発明の実施の形態】以下に、この発明の実施形態を図面に基づいて説明する。図1はこの発明に係る半導体チップの第1実施形態を示す側断面図である。図1に示すようにこの半導体チップ1は、半導体素子(図示略)が形成された例えばシリコンチップからなる基体2の回路形成面にパンプ3が設けられて構成されており、後述するように実装基板の表面に形成された半田部とパンプ3を介して接合されるものである。

【0018】パンプ3は、基体2の表面に形成されているパンプ本体3aと、パンプ本体3aの表面を覆った状態で形成されている不濡れ材料膜3bと、実装基板の半田部との接合側に形成された露出部3cとから構成されている。パンプ本体3aは、上記半田部の半田の融点よりも高い融点を有するとともにこの半田部の半田との濡れ性が良く、さらに少なくともPbを含んで濃硫酸との間で硫酸鉛(II)(PbSO₄)等の硫酸化合物、または硫化鉛(II)(PbS)等の硫化物を形成可能な半田からなる。ここでは、例えばパンプ本体3aはPbとSnとからなるとともに組成比がPb:S_n=95:5であり、濃硫酸との間で主にPbSO₄を形成する半田(融点=314°C)で形成されている。

【0019】また不濡れ材料膜3bは、上記半田部の半田の融点よりも高い融点を有し、かつこの半田部の半田が溶融している状態にて半田が漏れない材料で形成されている。なお、一般に定義されているのと同様、この明細書において「濡れる」「濡れない」は次のように定義することとする。すなわち、固体面上に液体を滴下した場合に、液体の表面が固体面と交わる点において液体

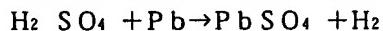
面に引いた接線と固体面とのなす角で液体を含む側の角度(接触角)θが、θ<90°の場合を濡れる、θ≥90°の場合を濡れないと定義する。したがって、溶融している半田部の半田を不濡れ材料膜3bの面に滴下した場合に、半田の表面に引いた接線と不濡れ材料膜3bの面とのなす接触角θがθ≥90°となるような材料で不濡れ材料膜3bが形成されている。

【0020】ここでは、後述するように実装基板の半田部が例えればPbとSnとからなり、その組成比がPb:S_n=63:37の半田で構成されてパンプ3のパンプ本体3aの融点よりも低い融点(融点=183°C)のものからなっている。これに対して不濡れ材料膜3bは、半田部の半田の融点よりも高い融点を有しかつこの半田が濡れない主にPbSO₄(融点=1070°C~1084°C)で形成されている。

【0021】パンプ3の露出部3cは、実装基板の半田部との接合側にパンプ本体3aを外部に露出させた状態で形成されたものである。この露出部3cは、実装基板の半田部と直接接觸して接合される部分であり、半田部と接合した際に接合後の強度が小さくならず、しかも実装高さが低くならない適切な大きさに設定されている。

【0022】図2はこのような半導体チップ1の形成方法の一例を示す工程図である。半導体チップ1を形成するにあたっては、まず図2(a)に示すようにダイシングを行う前でかつ半導体素子およびパンプ本体3aが形成されたシリコンのウエハ2aを用意する。パンプ本体3aは、ウエハ2aに予め設けられているパッド上に、既知のパンプ形成技術によって形成されたもので、パンプ本体3aの高さは例えば図1に示した従来のパンプ高さh₁と同じ高さとなっている。

【0023】次いで約9.6wt%の濃硫酸溶液の入った容器を用意し、これにウエハ2aを約10秒間浸漬する。このとき、パンプ本体3aの表面では例えば下記式で表される化学反応が進行し、図2(b)に示すようにパンプ本体3aの表面には主にPbSO₄からなる不濡れ材料膜3bが数十Åの厚みで形成される。



【0024】濃硫酸溶液に浸漬した後はウエハ2aを超純水に浸漬し、さらに流水で余分な硫酸を洗浄した後に乾燥させる。続いて図2(c)に示すように露出部3cを形成する。この露出部3cの形成は、例えばプローピングにより、パンプ本体3aの実装基板の半田部との接合側、つまり先端側の不濡れ材料膜3bを破壊することによって行う。このとき、露出部3cの大きさが小さ過ぎると半田部と接合した際に接合後の強度が小さくなり、大き過ぎると実装高さが低くなってしまうため、露出部3cをこれらの不都合が生じない大きさに形成することが重要である。そして、露出部3cを形成した後にウエハ2aをダイシングすることにより、シリコンチップからなる基体2の回路形成面にパンプ3が形成されて

なる半導体チップ1が得られる。

【0025】上記のように形成される半導体チップ1では、パンプ3の表面が露出部3cを除いて不濡れ材料膜3bで覆われている。またパンプ本体3aの半田は半田部の半田の融点よりも高い融点を有している。このため、半導体チップ1を実装基板に実装するに際し、実装基板の表面の半田部にパンプ3を向けかつ半田部にパンプ3の露出部3cを当接させた状態で実装基板上に半導体チップ1を配置し、半田部の半田の融点よりも高いかつパンプ本体3aの半田の融点よりも低い温度にて加熱処理すると、半田部の半田のみが溶融してパンプ3の形状が保たれる。そして、溶融した半田部の半田がパンプ本体3aの露出部3cにおいて露出している半田に良好に濡れて接合される一方、この溶融した半田がパンプ3の表面全体に濡れ拡がることが防止される。

【0026】次に、上記のように形成される半導体チップ1を用いた半導体装置の製造方法に基づき、この発明に係る半導体装置の製造方法の第1実施形態を図3を用いて説明する。半導体装置を製造するにあたっては、予め、上記の工程を行って半導体チップ1を用意するとともに、図3(a)～(c)に示す工程を行って表面に半田部5が形成された実装基板4を用意する。

【0027】すなわち、図3(a)に示すように実装基板2の表面に設けられているパッド(図示略)上にメッキ等の方法によって半田部5を形成する。上記パッドは、接合する半導体チップ1のパンプ3に対応する位置に設けておく。半田部5は、パンプ3のパンプ本体3aを構成する半田の融点よりも低い融点で、かつそのパンプ本体3aの半田と濡れ性が良い半田であればいかなるものを用いることができる。ここでは、前述したように例えばPb:S_n=63:37の半田を用いて半田部5を形成する。

【0028】次いで図3(b)に示すように、半田部5を清浄かつ平坦な例えは金属等からなる治具で押しつぶし、半田部5上に半導体チップ1のパンプ3を配置して半田部5を溶融してもパンプ3がズレ落ちないようにしておく。その後、このように平坦化処理された半田部5上にフラックス6を塗布する。

【0029】こうして半導体チップ1と実装基板4とを用意した後は、次いで図3(d)に示すように半導体チップ1のパンプ3の露出面3cを実装基板4の半田部5側に向かって、かつ露出面3cを半田部5に当接させる。つまり半田部5を上方に向けて配置した実装基板4上に、半田部5とパンプ3とを位置合わせした状態で半導体チップ1を配置する。続いてリフロー炉に通し、半田部5の半田を溶融する。このリフロー時には、半導体チップ1および実装基板4が加熱される加熱温度T_{max}を、半田部5の半田の融点T₁よりも高くかつパンプ本体3aの半田の融点T₂よりも低い温度に設定する(T₁<T_{max}<T₂)。

【0030】これは、加熱温度T_{max}がパンプ本体3aの半田の融点T₂よりも高いと、パンプ本体3aが溶融してパンプ本体3a表面の不濡れ材料膜3bが破壊されてしまうためである。不濡れ材料膜3bが破壊されると、半田部5の半田がパンプ3の表面全体に濡れ拡がり、結果的に実装高さが従来技術の実装高さと同じ程度になってしまうのである。またパンプ本体3a自体も溶融するため、半導体チップ1の荷重が加わるとパンプ3全体が変形してしまい、従来技術の実装高さよりも低い実装高さになる恐れもある。一方、加熱温度T_{max}が半田部5の半田の融点T₁よりも低い場合にはこの半田が溶融しないため、半田部5とパンプ3との接合がなされなくなる。

【0031】前述したようにこの実施形態では、半田部5の半田の融点T₁は183℃、半導体チップ1のパンプ本体3aの半田の融点T₂は314℃となっている。よって、加熱温度T_{max}を183℃よりも高くかつ314℃よりも低い温度に設定する。なお、半導体チップ1のパンプ3を溶融せずに実装基板4の半田部5の半田を完全に溶融し、露出部3cのみに濡れるようにするためにには、上記温度範囲においてさらに加熱温度T_{max}を半田部5の半田の融点T₁よりも5.0℃程度高い230℃付近に設定することが好適である(T_{max}-T₁≈50℃)。

【0032】上記リフローによって、実装基板4の半田部5の半田のみが溶融し、この半田がパンプ3の露出部3cにて露出している半田と良好に濡れて半田部4と露出部3cとが接合される一方、露出部3cを除くパンプ3の表面には不濡れ材料膜3bが形成されているため、溶融した半田は露出部3c以外のパンプ3の表面に濡れ拡がらない。またリフロー時にはフラックス6の有機成分が蒸発し、これによりフラックス6がほとんど除去される。この際、実装基板4上にはフラックス6の残さが若干残るが、これは後の洗浄工程にて除去される。以上の工程により図3(e)に示すように、実装基板4上に半導体チップ1が実装されて構成された、この発明に係る半導体装置の第1実施形態となる半導体装置7が製造される。

【0033】このように第1実施形態の半導体装置の製造方法によれば、半導体チップ1のパンプ本体3aの表面を不濡れ材料膜3bで覆い、さらに露出部3cを形成した後、実装基板4の半田部5の半田の融点よりも高いかつパンプ3のパンプ本体3aの半田の融点よりも低い温度にて半田部5の半田を溶融するので、パンプ3の形状を保ちつつ半田部5と露出部3cとを良好に接合することができ、しかも溶融した半田が露出部3c以外のパンプ3の表面に濡れ拡がるのを防止することができる。この結果、従来ではパンプ高さがほぼ実装高さとなっていたのに対し、溶融した半田が濡れ拡がらない分だけパンプ高さよりも高い実装高さh₂を得ることができる。

9

【0034】したがって、従来技術の方法と比較して実装高さを高くできるので、半導体チップ1の基体2と実装基板4との線膨張係数の差から熱によってバンプ3等に生じる歪みの量を低減することができ、バンプ3の疲労寿命を延伸することができる。また半導体装置7はこのような方法により製造されたものであるので、疲労寿*

半導体チップ1の基体2：10mm²×600μmのシリコン材質
 バンプ3
 ：組成；Pb : Sn = 95 : 5、高さ；100μm
 ：パッド径；120μm、個数；100個
 ：露出部3cの直径；100μm
 実装基板4の半田部5
 ：組成；Pb : Sn = 63 : 37、
 ：体積；バンプ3の半分、
 ：パッド径；120μm

【0036】上記条件にて半導体チップ1の重量や半田の表面張力等を考慮して演算を行ったところ、130μmの実装高さが得られた。一方、同一材料を用いて従来技術の方法により実装を行った際の実装高さを演算した結果、実装高さは100μmであった。したがって、第1実施形態によれば従来よりも実装高さが30%程度増加することが演算結果からも確認された。

【0037】なお、第1実施形態では、半導体チップ1のバンプ3のバンプ本体3aおよび実装基板4の半田部5の半田組成を指定したが、この例に限定されない。バンプ本体3aの半田と半田部5の半田との間の濡れ性が良く、かつ少なくともバンプ本体3aの半田にPbが含まれていればどのような半田材料であってもよい。

【0038】またバンプ本体3aの表面の不濡れ材料膜3bが主にPbSO₄からなる場合を述べたが、PbS(融点=1114°C)で形成されていてもよく、またPbSとPbSO₄とから形成されていてもよい。さらに上記実施形態では、プローピングによって不濡れ材料膜3bを破壊して露出部3cを形成したが、不濡れ材料膜3bを除去してバンプ本体3aの半田を外部に露出できる方法であれば、いずれの方法を用いることもできる。例えば研磨によって不濡れ材料膜3bを除去してもよい。

【0039】次に、この発明に係る半導体チップの第2実施形態を図4に示す側面断面図を用いて説明する。なお、図において第1実施形態と同一の形成要素には同一の符号を付して説明を省略する。この半導体チップ11において第1実施形態の半導体チップ1と相違するところは、バンプ13の不濡れ材料膜13bが半導体チップ11を実装する実装基板の半田部の半田の融点よりも高い融点を有する樹脂で形成されている点、および不濡れ材料膜13bが半導体チップ11の基体2の回路形成面にも形成されている点にある。

【0040】すなわち、半導体チップ11において基体2の回路形成面に設けられたバンプ13は、基体2の表面に形成されているバンプ本体13aと、バンプ本体13aの表面を覆った状態で形成されている不濡れ材料膜

*命が長く、長時間にわたって接合部の電気的信頼性を確保できるものとなる。

【0035】ここで、第1実施形態の製造方法を用い、下記の条件にて半導体チップ1を実装基板4に実装する場合の実装高さを調べた結果について述べる。

13bと、実装基板の半田部との接合側に形成された露出部13cとから構成されている。バンプ本体13aは、上記半田部の半田の融点よりも高い融点を有するとともにこの半田部の半田との濡れ性が良い半田からなる。ここでは、第1実施形態と同様にバンプ本体13aは、組成および組成比がPb : Sn = 95 : 5である半田で形成されている。

【0041】また不濡れ材料膜13bは、実装基板の半田部の半田の融点よりも高い融点を有しあつ絶縁性を有する樹脂で形成されている。通常、樹脂は半田部の半田が溶融している状態にて半田が濡れないものである。このような樹脂としては、例えば芳香環や複素環を主鎖に持ち、かつ脂肪族部分が少なく高極性のヘテロ原子基を含む樹脂、例えばポリイミド、芳香族ポリアミド、ポリベンゾイミダゾール等の樹脂が挙げられる。ここでは、第1実施形態と同様に実装基板の半田部が、バンプ13のバンプ本体13aの融点よりも低い融点のPb : Sn = 63 : 37の半田で構成されている。これに対して不濡れ材料膜13bは、半田部の半田の融点よりも高い融点を有するポリイミドで形成されている。

【0042】またバンプ13の露出部13cは、第1実施形態の露出部3cと同様に実装基板の半田部との接合側にバンプ本体13aを外部に露出させた状態で形成されている。また半田部と接合した際に接合後の強度が小さくならず、しかも実装高さが低くならない適切な大きさに設定されている。そして、半導体チップ11の回路形成面には、このようなバンプ本体13aと不濡れ材料膜13bと露出部13cとからなるバンプ13が設けられているとともに、バンプ13が設けられた箇所以外の回路形成面が不濡れ材料膜13bで覆われている。

【0043】図5はこのような半導体チップ11の形成方法の一例を示す工程図である。半導体チップ11を形成するにあたっては、まず図5(a)に示すようにダイシングを行う前でかつ半導体素子およびバンプ本体13aが形成されたシリコンのウエハ2aを用意する。バンプ本体13aは、ウエハ2aに予め設けられているパット上に、既知のバンプ形成技術によって形成されたもの

40

50

11

で、バンプ本体13aの高さは例えば図11に示した従来のバンプ高さ h_1 と同じ高さとなっている。

【0044】次いで、ウエハ2a表面にポリイミド前駆体(例えばパイラリンPD P I 2 7 4 2 デュポン社製)を滴下する。この量は、例えば不濡れ材料膜13aを約10μmの厚みで形成する場合には、ウエハ2の直径が6インチであれば、4cc程度が適当である。続いて、スピンドルを用いて例えば800rpmの回転数で約10秒間ウエハ2aを回転させた後、1800rpmの回転数で30秒間ウエハ2aを回転させ、ポリイミド前駆体の膜をウエハ2a表面全体およびバンプ本体13aの表面に均一に塗布する。

【0045】その後、プリベークホットプレートにて85℃程度で約4分、100℃程度で約4分、さらにオーブンにて80℃程度で約60分間プリベークを行う。これによりウエハ2a表面およびバンプ本体13aの表面に約20μmの厚みのポリイミド前駆体の膜が形成される。その後、ウエハ2aを硬化炉に投入し、窒素雰囲気中において100℃程度で約30分間ポリイミド前駆体の膜を硬化(イミド化)させてポリイミドを得る。なお、この硬化時間ではポリイミド前駆体は完全にはイミド化しないが、得られるポリイミドは不濡れ材料膜13bとして支障がない。こうしてウエハ2a表面およびバンプ本体13aの表面に約10μmの厚みのポリイミドからなる不濡れ材料膜13bが形成される。

【0046】不濡れ材料膜13bを形成した後は、図5(c)に示すように第1実施形態と同様にして露出部13cを形成し、続いてウエハ2aをダイシングすることにより、シリコンチップからなる基体2の回路形成面にバンプ13が形成されてなる半導体チップ11を得る。

【0047】上記のように形成される半導体チップ11では、バンプ13の表面が露出部13cを除いて不濡れ材料膜13bで覆われている。このため、第1実施形態の半導体チップ1と同様に、半導体チップ11を実装基板に実装するに際し、実装基板の表面の半田部とバンプ13とを位置合わせした状態で実装基板上に半導体チップ11を配置し、半田部の半田のみを溶融させれば、露出部13cにおける半田に溶融した半田部の半田が良好に濡れて接合され、しかもこの溶融した半田がバンプ13の表面全体に濡れ拡がることが防止される。また、不濡れ材料膜13bは絶縁性のポリイミドからなるため、基体2の回路形成面に不濡れ材料膜13bが形成されていてもバンプ13以外の箇所で実装基板と半導体チップ11とが導通することが防止される。

【0048】次に、上記のように形成される半導体チップ11を用いた半導体装置の製造方法に基づき、この発明に係る半導体装置の製造方法の第2実施形態を図6を用いて説明する。半導体装置を製造するにあたっては、予め、上記の工程を行って半導体チップ11を用意するとともに、前述した図3(a)～(c)に示す工程と同

50

12

じ図6(a)～(c)に示す工程を行って表面に半田部5が形成された実装基板4を用意する。半田部5は、バンプ3のバンプ本体3aを構成する半田の融点よりも低い融点で、かつそのバンプ本体3aの半田と濡れ性が良い半田であればいかなるものを用いることができる。ここでは、前述したように例えばPb:Sn=63:37の半田で半田部5を形成する。

【0049】半導体チップ11と実装基板4とを用意した後は、次いで図6(d)に示すように半導体チップ11のバンプ13の露出面3cを実装基板4の半田部5側に向け、半田部5とバンプ3とを位置合わせした状態で実装基板4上に半導体チップ11を配置する。続いてリフロー炉に通し、第1実施形態と同様の条件にて半田部5の半田を溶融する。

【0050】上記リフローによって、実装基板4の半田部5の半田のみが溶融し、この半田がバンプ13の露出部13cにおける半田と良好に濡れて半田部4と露出部13cとが接合される一方、露出部13cを除くバンプ13の表面には不濡れ材料膜13bが形成されているため、溶融した半田は露出部13c以外のバンプ13の表面に濡れ拡がらない。以上の工程により図6(e)に示すように実装基板4上に半導体チップ11が実装されて構成された、この発明に係る半導体装置の第2実施形態となる半導体装置17が製造される。

【0051】このように第2実施形態の半導体装置の製造方法によっても、バンプ13の形状を保ちつつ実装基板4の半田部5と露出部13cとを良好に接合することができ、しかも溶融した半田が露出部13c以外のバンプ13の表面に濡れ拡がるのを防止することができるところから、第1実施形態と同様にバンプ高さよりも高い実装高さ h_2 を得ることができる。したがって、従来技術の方法と比較して実装高さを高くできるので、バンプ13の疲労寿命を延伸することができる。また疲労寿命が長く、長時間にわたって接合部の電気的信頼性を確保できる半導体装置17を実現できるのは、先の実施形態と同様である。

【0052】なお、この第2実施形態においても、半導体チップ11のバンプ本体13aおよび実装基板4の半田部5の半田組成を指定したが、この例に限定されない。バンプ本体13aの半田の融点が半田部5の半田の融点よりも高く、かつバンプ本体13aの半田と半田部5の半田との間の濡れ性が良ければどのような半田材料を用いることもできる。特に、バンプ本体13aの半田の融点と半田部5の半田の融点との差が80℃程度以上ある材料を用いるとリフロー時に半田部5の半田を確実に溶融できる等の点で好適である。

【0053】また、不濡れ材料膜13bの形成において塗布厚み以外の全ての数値データや工程は、使用する樹脂によって適宜変更される。また第2実施形態では、半導体チップ11の回路形成面にも不濡れ材料膜13bを

形成した場合について述べたが、バンプ本体23aの表面のみに不漏れ材料膜23bを形成してもよいのはもちろんである。

【0054】次に、この発明に係る半導体チップの第3実施形態を図7に示す側断面図を用いて説明する。なお、図において第1実施形態と同一の形成要素には同一の符号を付して説明を省略する。この半導体チップ21において第1実施形態の半導体チップ1と相違するところは、バンプ23の不漏れ材料膜23cが半導体チップ21を実装する実装基板の半田部の半田の融点よりも高い融点を有する電着レジスト膜で形成されている点にある。

【0055】すなわち、半導体チップ21において基体2の回路形成面に設けられたバンプ23は、基体2の表面に形成されているバンプ本体23aと、バンプ本体23aの表面を覆うクロム膜23bと、バンプ本体23aの表面をクロム膜23bを介して覆う不漏れ材料膜23cと、実装基板の半田部との接合側に形成された露出部23dとから構成されている。バンプ本体23aは、上記半田部の半田の融点よりも高い融点を有するとともにこの半田部の半田との濡れ性が良い半田からなる。ここでは、例えばバンプ本体23aはPb:Sn=95:5である半田で形成されている。

【0056】バンプ本体23aの表面を覆うクロム膜23bは、例えば230Åの膜厚に形成されている。またクロム膜23bを覆う不漏れ材料膜23cは、実装基板の半田部の半田の融点よりも高い融点を有する電着レジスト膜からなっている。通常、レジストは半田部の半田が溶融している状態にて半田が濡れないものである。ここでは、第1実施形態と同様に実装基板の半田部が、バンプ本体23aの融点よりも低い融点のPb:Sn=63:37の半田で構成されている。これに対して不漏れ材料膜23cは、半田部の半田の融点よりも高い融点を有する例えばポジ型のレジスト膜で形成されている。

【0057】またバンプ23の露出部23dは、第1実施形態と同様に実装基板の半田部との接合側にバンプ本体23aを外部に露出させた状態で形成されている。そして、半導体チップ21の回路形成面には、このようなバンプ本体23aとクロム膜23bと不漏れ材料膜23cと露出部23dとからなるバンプ23が設けられている。

【0058】図8、図9はこのような半導体チップ21の形成方法の一例を示す工程図である。半導体チップ21を形成するにあたっては、まず図8(a)に示すようにダイシングを行う前でかつ半導体素子およびバンプ本体23aが形成されたシリコンのウエハ2aを用意する。バンプ本体23aは、ウエハ2aに予め設けられているパッド上に、既知のバンプ形成技術によって形成されたもので、バンプ本体23aの高さは例えば図11に

示した従来のバンプ高さh1と同じ高さとなっている。

【0059】次いで図8(b)に示すように、半導体チップ21の回路形成面となるウエハ2a表面およびバンプ本体23a表面に、蒸着等のドライプロセスによりクロム膜23bを形成する。次に、高精度メッキ用のポジ型フォトレジスト(例えばAZ-LP-10ヘキストジャパン社製)の溶液にウエハ2aを浸漬させ、先に形成したクロム膜23bをマイナス側のカソード電極として電着メッキを行って電着レジスト膜23c₁を得る。

【0060】その後、図9(d)に示すように、バンプ本体23aに対応する箇所だけ孔の開いていないフォトマスク31を用いて電着レジスト膜23c₁を露光する。この際の露光量は、次の現像処理にて余分な電着レジスト膜23c₁を除去できる露光量、例えば800mJ/cm²以上とする。そして現像液(例えば現像液AZ303Nデベロッパーヘキストジャパン社製)に半導体チップ21を浸漬させて、図9(e)に示すように余分な電着レジスト膜23c₁、つまり露光されたウエハ2a表面の電着レジスト膜23c₁を除去する。除去後は、例えばイソプロピルアルコールを用いてリンスし、瞬時に大量の純水で水洗する。

【0061】以上の工程により、図9(f)に示すように、バンプ本体23aの表面に電着レジスト膜23c₁からなる不漏れ材料膜23cが形成されるが、余分な電着レジスト膜23c₁を除去した後も、ウエハ2a表面にはクロム膜23bが残留しているため、半導体チップ21を濃硫酸溶液内に浸漬させた状態で超音波をかけながら、約30秒をかけてウエハ2a表面クロム膜23bをエッチングする。その後は、図9(g)に示すように第1実施形態と同様にして露出部23dを形成し、続いてウエハ2aをダイシングすることにより、シリコンチップからなる基体2の回路形成面にバンプ23が形成されてなる半導体チップ21を得る。

【0062】上記のように形成される半導体チップ21では、バンプ23の表面が露出部23dを除いて不漏れ材料膜23cで覆われている。このため、第1実施形態の半導体チップ1と同様に、実装基板の表面の半田部とバンプ23とを位置合わせした状態で実装基板上に半導体チップ21を配置し、半田部の半田のみを溶融されば、バンプ23の形状が保たれつつ露出部23dにおける半田に溶融した半田部の半田が良好に濡れて接合され、しかもこの溶融した半田がバンプ23の表面全体に濡れ拡がることが防止される効果が得られる。また、不漏れ材料膜23cはメッキ方法により形成されるため、バンプ本体23aの表面全体に確実かつ均一に形成されたものとなる。よって、実装基板の半田部の溶融した半田がバンプ23の表面全体に濡れ拡がるのを確実に防止することができる。

【0063】次に、上記のように形成される半導体チップ21を用いた半導体装置の製造方法に基づき、この発

15

明に係る半導体装置の製造方法の第3実施形態を図10を用いて説明する。半導体装置を製造するにあたっては、予め、上記の工程を行って半導体チップ21を用意するとともに、前述した図3(a)～(c)に示す工程と同じ図10(a)～(c)に示す工程を行って表面に半田部5が形成された実装基板4を用意する。半田部5は、バンプ3のバンプ本体3aを構成する半田の融点よりも低い融点で、かつそのバンプ本体3aの半田と濡れ性が良い半田であればいかなるものを用いることができる。ここでは、前述したように例えばPb:Sn=63:37の半田で半田部5を形成する。

【0064】半導体チップ21と実装基板4とを用意した後は、次いで図10(d)に示すように半導体チップ21のバンプ23の露出面23dを実装基板4の半田部5側に向か、半田部5とバンプ23とを位置合わせした状態で実装基板4上に半導体チップ21を配置する。続いてリフロー炉に通し、第1実施形態と同様の条件にて半田部5の半田を溶融する。

【0065】上記リフローによって、実装基板4の半田部5の半田のみが溶融し、この半田がバンプ23の露出部23dにおける半田と良好に濡れて半田部4と露出部23dとが接合される一方、露出部23dを除くバンプ23の表面には不濡れ材料膜23cが形成されているため、溶融した半田は露出部23d以外のバンプ23の表面に濡れ拡がらない。以上の工程により図10(e)に示すように実装基板4上に半導体チップ21が実装されて構成された、この発明に係る半導体装置の第3実施形態となる半導体装置27が製造される。

【0066】このように第3実施形態の半導体装置の製造方法によても、バンプ23の形状を保ちつつ実装基板4の半田部5と露出部23dとを良好に接合することができ、しかも溶融した半田が露出部23d以外のバンプ23の表面に濡れ拡がるのを防止することができるところから、第1実施形態と同様にバンプ高さよりも高い実装高さh2を得ることができる。したがって、従来技術の方法と比較して実装高さを高くできるので、バンプ23の疲労寿命を延伸することができる。また疲労寿命が長く、長時間にわたって接合部の電気的信頼性を確保できる半導体装置27を実現できるのは、先の実施形態と同様である。

【0067】なお、この第3実施形態においても、半導体チップ21のバンプ本体23aおよび実装基板4の半田部5の半田組成を指定したが、この例に限定されない。バンプ本体23aの半田の融点が半田部5の半田の融点よりも高く、かつバンプ本体23aの半田と半田部5の半田との間の濡れ性が良ければどのような半田材料を用いることもできる。特に、バンプ本体23aの半田の融点と半田部5の半田の融点との差が80℃程度以上ある材料を用いるリフロー時に半田部5の半田を確実に溶融できる等の点で好適である。

10

20

30

40

50

16

【0068】また、不濡れ材料膜23cが例えれば電着ポジ型レジスト膜からなる場合について述べたが、半田部5の半田よりも融点の高い電着レジスト膜であればいずれのレジストで形成されていてもよい。また電着レジスト膜の形成における全ての数値データは、使用する電着レジスト膜によって適宜変更される。

【0069】さらに第1、第2および第3実施形態では、この発明に係る半導体チップをシリコンチップにバンプが形成されてなる、いわゆる小型の半導体チップに適用したが、構造をそのままとして全体を大きくするだけで、セラミックBGA(BallGrid Array)パッケージ等の大型の半導体チップにも適用することが可能である。さらに第2実施形態に関しては、半導体チップのバンプ本体の半田の融点にも耐えられる耐熱性に優れた例ええばポリイミド基板(例えればBN-300三井東圧化学社製)等の基板を使用すれば、プラスチックBGAにも適用することができる。

【0070】

【発明の効果】以上説明したようにこの発明に係る半導体チップによれば、露出部を除くバンプの表面が不濡れ材料膜で覆われており、露出部においてバンプ本体を構成する半田が露出しているので、実装基板の表面の半田部にバンプの露出部を当接させた状態で実装基板上に半導体チップを配置し、半田部の半田のみを溶融させれば、この溶融した半田と露出部の半田とを接合でき、しかも溶融した半田がバンプの表面全体に濡れ拡がることを防止できる。したがって、この半導体チップを用いれば、溶融した半田が濡れ拡がらない分だけバンプ高さよりも高い実装高さを得ることが可能になる。

【0071】またこの発明に係る半導体装置の製造方法では、半導体チップのバンプ本体の表面を実装基板の半田部の半田が濡れない材料で覆い、さらに露出部を形成した後、実装基板の半田部の半田の融点より高くかつバンプ本体の半田の融点よりも低い温度にて半田部の半田を溶融することから、バンプの形状を保ちつつ半田部と露出部とが接合でき、しかも溶融した半田が露出部以外のバンプの表面に濡れ拡がるのを防止できる。したがって、溶融した半田が濡れ拡がらない分だけバンプ高さよりも高い実装高さを有する半導体装置を得ることができるので、半導体チップの基体と実装基板との線膨張係数の差から熱によってバンプ等に生じる歪みの量を低減することができ、バンプの疲労寿命を延伸することができる。

【0072】またこの発明に係る半導体装置は、上記発明の半導体チップを用いつつ上記発明の半導体装置の製造方法を用いて製造されるものであることから、バンプの接合部の疲労寿命が長く、長時間にわたって接合部の電気的信頼性を確保できるものとなる。

【図面の簡単な説明】

【図1】この発明に係る半導体チップの第1実施形態を

示す側断面図である。

【図2】(a)～(c)は第1実施形態に係る半導体チップの形成方法の一例を示す工程図である。

【図3】(a)～(e)はこの発明に係る半導体装置の製造方法の第1実施形態を工程順に示す側断面図である。

【図4】この発明に係る半導体チップの第2実施形態を示す側断面図である。

【図5】(a)～(c)は第2実施形態に係る半導体チップの形成方法の一例を示す工程図である。

【図6】(a)～(e)はこの発明に係る半導体装置の製造方法の第2実施形態を工程順に示す側断面図である。

【図7】この発明に係る半導体チップの第3実施形態を示す側断面図である。

【図8】(a)～(c)は第3実施形態に係る半導体チップの形成方法の一例を示す工程図(その1)である。

【図9】(d)～(g)は第3実施形態に係る半導体チップの形成方法の一例を示す工程図(その2)である。

【図10】(a)～(e)はこの発明に係る半導体装置の製造方法の第3実施形態を工程順に示す側断面図である。

【図11】(a)、(b)は従来の半導体装置の製造方法を工程順に示す側断面図である。

【符号の説明】

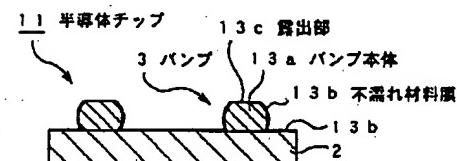
- 1、11、21 半導体チップ
- 2 基体
- 3、13、23 パンプ
- 3a、13a、23a パンプ本体
- 3b、13b、23c 不濡れ材料膜
- 3c、13c、23d 露出部
- 4 実装基板
- 5 半田部
- 7、17、27 半導体装置

【図1】



第1実施形態の半導体チップの側断面図

【図4】



第2実施形態の半導体チップの側断面図

【図2】

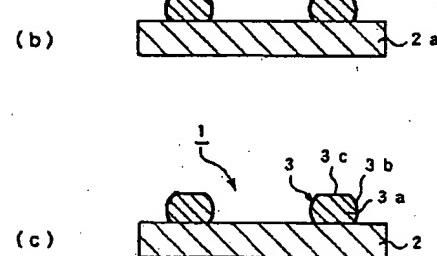
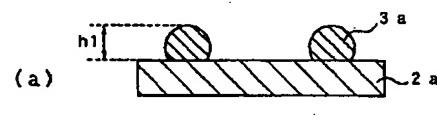
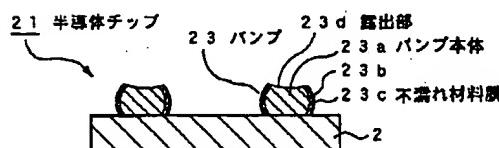


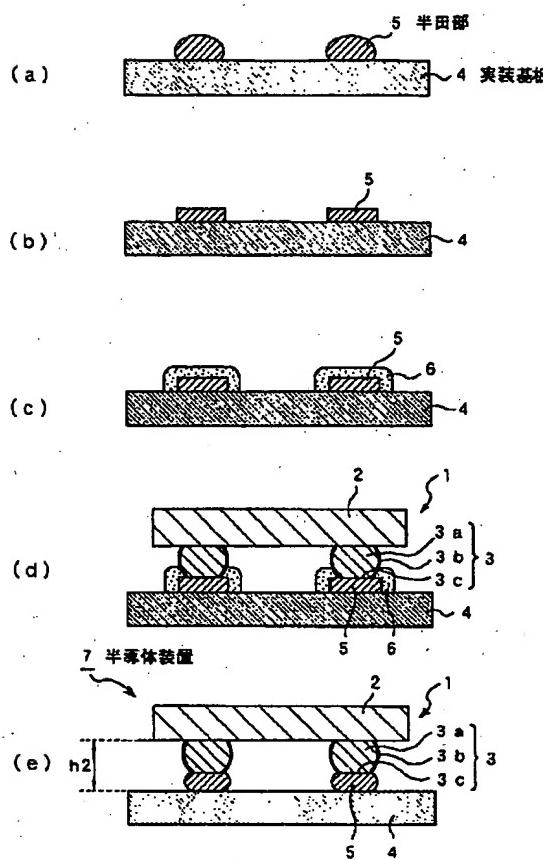
図1の半導体チップの形成例を示す図

【図7】



第3実施形態の半導体チップの側断面図

【図3】



第1実施形態の製造方法を示す図

【図5】

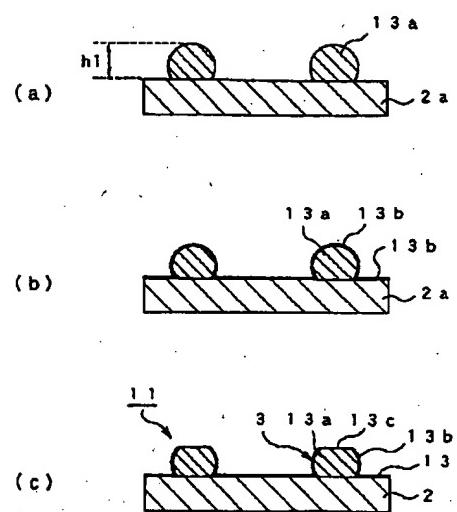
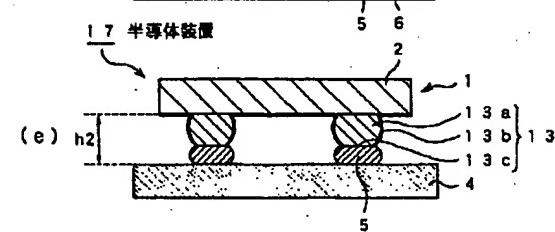
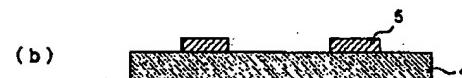


図4の半導体チップの形成例を示す図

【図6】



【図8】

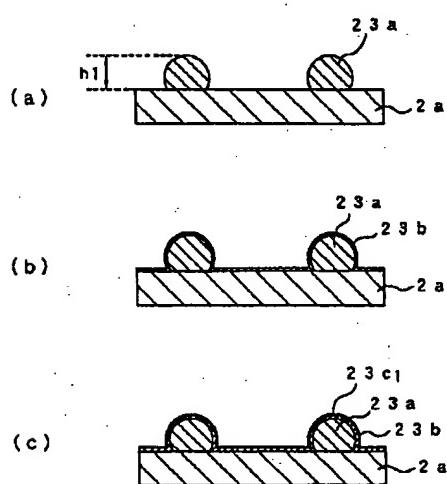


図7の半導体チップの形成例を示す図(その1)

第2実施形態の製造方法を示す図

【図9】

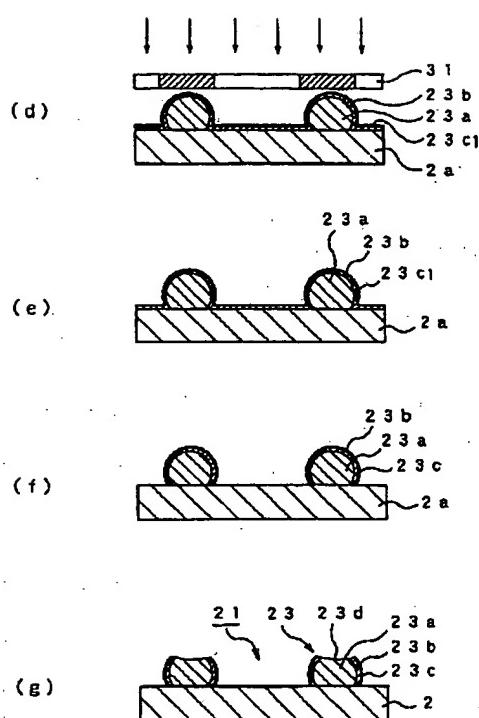
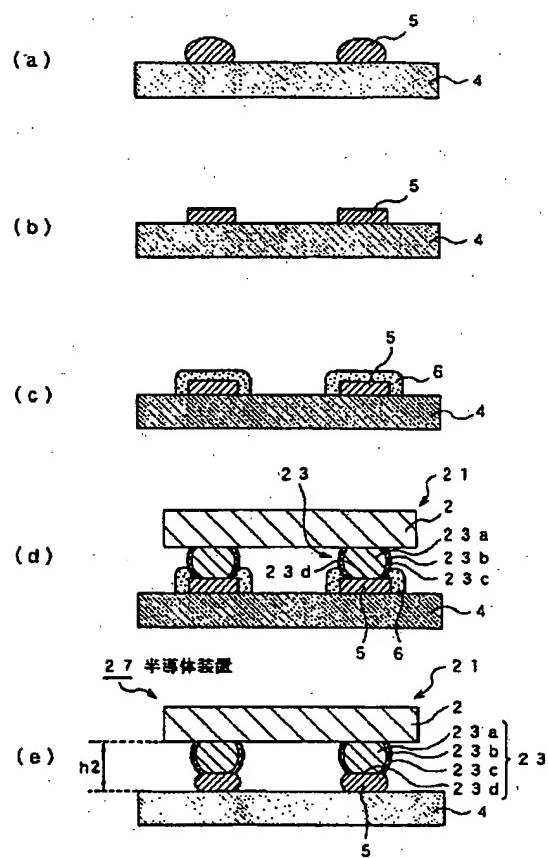


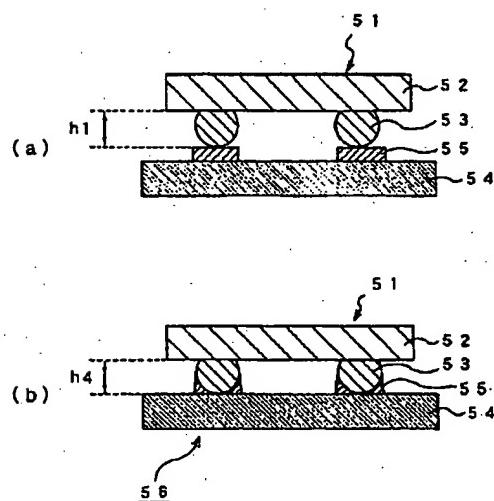
図7の半導体チップの形成例を示す図(その2).

【図10】



第3実施形態の製造方法を示す図

【図11】



従来法の説明図